

**Partial English Translation of**  
**LAID OPEN unexamined**  
**JAPANESE PATENT APPLICATION**  
**Publication No. 3-286559A**

Page 2, upper right column, line 13 to lower right column, line 3  
[Working Examples]

FIG. 1 shows the first embodiment of the present invention. In the drawing, reference numeral 1 denotes a semiconductor substrate made of GaAs or the like. Amplifiers 2, 3 and other radiofrequency circuit elements are formed on the substrate 1. Reference numeral 4 denotes a wiring portion for connection between the amplifiers 2, 3 or between them and the other circuit elements, wherein a microwave signal is propagated through the wiring portion. A via hole row 5 composed of via holes 51, 52, ..., 5n is formed between the amplifiers 2, 3 in the substrate. The intervals of the via holes of the via hole row 5 is set shorter than a signal wavelength  $\lambda$  in operation frequency. A common electrode 7 is formed on the reverse face of the substrate 1 and the via holes 51, 52, ..., 5n are connected to the common electrode 7. The common electrode is grounded or is connected to source voltage Vdd to be grounded at high frequency. As is well known, the electromagnetic wave can scarcely pass a ground electrode pattern in the form of a mesh smaller than the signal wavelength  $\lambda$ . For this reason, the via hole row 5 grounded at high frequency through the common electrode 7 works as a grounding conductor wall in microwaves to isolate in microwave the amplifier 2 from the amplifier 3, thereby preventing interference between the amplifiers.

In the embodiment shown in FIG. 1, the via hole row 5 is formed between the amplifiers 2 and 3 for isolating them. However, the via holes may be formed so as to surround a specified circuit element formed on the substrate 1 for isolating in microwave the specified circuit element from the other circuit element or the circuit.

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-286559

(43)Date of publication of application : 17.12.1991

(51)Int.Cl.

H01L 27/04  
H01L 21/76  
H01L 29/804

(21)Application number : 02-089504

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 03.04.1990

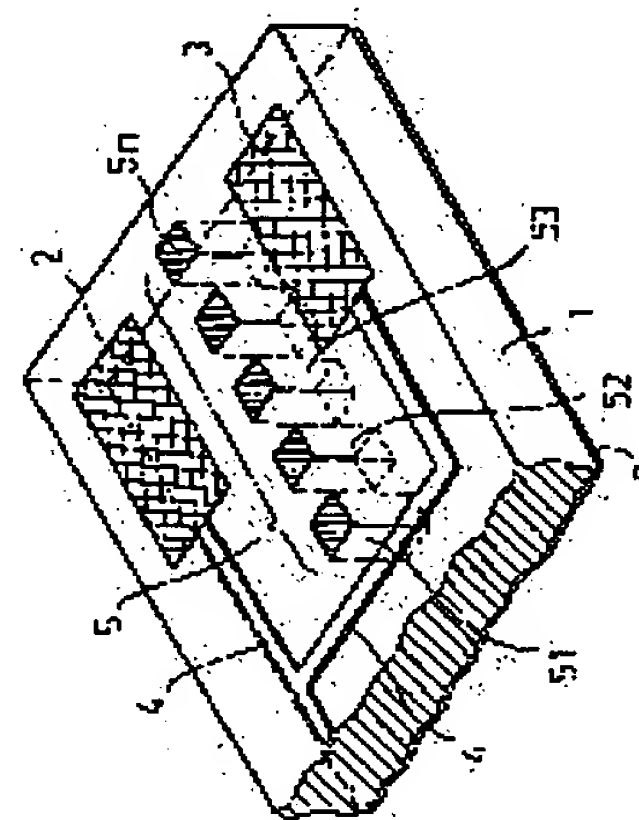
(72)Inventor : ABE MASAYUKI  
KOMARU MAKIO

## (54) HIGH-FREQUENCY INTEGRATED CIRCUIT

### (57)Abstract:

**PURPOSE:** To prevent an entire high-frequency integrated circuit from operating with characteristics different from designed ones and an undesirable oscillation from occurring due to the interference of high-frequency circuit elements with each other by connecting each via hole to a common electrode which is provided on a rear surface of the substrate for grounding in terms of high frequency.

**CONSTITUTION:** An interval between via holes of a via hole row 5 is designed to be shorter than a signal wavelength  $\lambda$  at an operating frequency. A common electrode 7 is provided on a rear surface of a substrate 1 and via holes 51, 52,..., 5n are connected to a common electrode 7. The common electrode 7 is connected to the earth or a power supply voltage Vdd and is ground in terms of high frequency. As is already known, an electromagnetic wave hardly passes through a ground electrode pattern in a mesh shape which is smaller than the signal wavelength  $\lambda$ . Therefore, the via hole row 5 which is ground in terms of high frequency by the common electrode 7 operates as a ground conduction wall for microwave and isolates amplifiers 2 and 3 for microwave, thus preventing these amplifiers from interfering with each other.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-286559

⑬ Int. Cl.<sup>5</sup>

H 01 L 27/04  
21/76  
29/804

識別記号

A  
Z

庁内整理番号

7514-4M  
7638-5F

⑭ 公開 平成3年(1991)12月17日

7735-4M H 01 L 29/80

Z

審査請求 未請求 請求項の数 2 (全3頁)

⑮ 発明の名称 高周波集積回路

⑯ 特 願 平2-89504

⑰ 出 願 平2(1990)4月3日

⑱ 発 明 者 阿 部 真 之 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑲ 発 明 者 小 丸 真 喜 雄 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

高周波集積回路

2. 特許請求の範囲

(1) 表面に複数の高周波回路素子が形成された基板中に互いにアイソレーションの必要な高周波回路素子相互間、あるいはアイソレーションの必要な高周波回路素子を囲んで動作周波数における信号波長より短い間隔で複数のバイアホールを列をなして設け、各バイアホールを上記基板の裏面に設けられた共通電極に接続して上記各バイアホールを高周波的に接地したことを特徴とする高周波集積回路。

(2) 表面に複数の高周波回路素子が形成された基板中に互いにアイソレーションの必要な高周波回路素子相互間、あるいはアイソレーションの必要な高周波回路素子を囲んでバイアホール壁を設け、該バイアホール壁を上記基板の裏面に設けられた共通電極に接続して上記バイアホール壁を高周波的に接地したことを特徴とする高周波集積回

路。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、例えばマイクロ波帯などの高い周波数帯域で動作する高周波集積回路に関するものである。

〔従来の技術〕

第3図は従来の高周波集積回路の一例を示す。同図において、1はGaAs等の半導体の基板で、該基板1上には増幅器2、3その他の高周波回路素子が形成されている。4は上記増幅器2、3相互間、あるいはこれらの増幅器とその他の回路素子とを接続する配線部で、この配線部をマイクロ波信号が伝播する。

〔発明が解決しようとする課題〕

上記のような従来の高周波集積回路では、例えばマイクロ波帯のような高周波帯で動作すると、増幅器2、3が相互に干渉しあって回路全体が設計値と異なる特性を示したり、増幅器2、3に帰還がかかって不所望な発振を起こすことがあると

いう問題がある。

この発明は、上記のような従来の高周波集積回路に見られた問題を解消した高周波集積回路を得ることを目的とするものである。

〔課題を解決するための手段〕

この発明の第1の高周波集積回路は、表面に複数の高周波回路素子が形成された基板中に互いにアイソレーションの必要な高周波回路素子相互間、あるいはアイソレーションの必要な高周波回路素子を囲んで動作周波数における信号波長より短い間隔で複数のバイアホールを列をなして設け、各バイアホールを上記基板の裏面に設けられた共通電極に接続して上記各バイアホールを高周波的に接地して構成されている。

この発明の第2の高周波集積回路は、表面に複数の高周波回路素子が形成された基板中に互いにアイソレーションの必要な高周波回路素子相互間、あるいはアイソレーションの必要な高周波回路素子を囲んでバイアホール壁を設け、該バイアホール壁を上記基板の裏面に設けられた共通電極

バイアホール51、52、・・・5nからなるバイアホール列5が形成されている。バイアホール列5のバイアホール相互間の間隔は動作周波数での信号波長より短くなるように設定されている。基板1の裏面には共通電極7が設けられており、上記各バイアホール51、52、・・・5nは共通電極7に接続されている。共通電極7は接地あるいは電源電圧 $V_{dd}$ に接続されており、高周波的に接地されている。周知のように、電磁波はその信号波長に比して小さいメッシュ状の接地電極パターンを殆ど通過することができない。このため、共通電極7により高周波的に接地された上記バイアホール列5はマイクロ波的に接地導体壁として作用し、増幅器2と3とをマイクロ波的にアイソレーションして、これらの増幅器が相互に干渉しあうのが防止される。

第1図の実施例では、バイアホール列5は増幅器2と3との間に設けられており、これらの増幅器相互間をアイソレーションしているが、基板1上に形成された特定の回路素子を囲むようにバイ

に接続して上記バイアホール壁を高周波的に接地して構成されている。

〔作用〕

この発明による高周波集積回路は上記のように構成されているから、アイソレーションの必要な高周波回路素子相互間、あるいはアイソレーションの必要な高周波回路素子はバイアホール列あるいはバイアホール壁により形成された接地壁により高周波的にアイソレーションされるから、高周波回路素子相互間の干渉が防止され、回路全体が設計値と異なる動作特性を示したり、帰還により不所望な発振が起こることはない。

〔実施例〕

第1図はこの発明の第1の実施例を示す。同図において、1はGaAs等の半導体の基板で、該基板1上には増幅器2、3その他の高周波回路素子が形成されている。4は上記増幅器2、3相互間、あるいはこれらの増幅器とその他の回路素子とを接続する配線部で、この配線部をマイクロ波信号が伝播する。増幅器2、3相互間の基板中にはバ

イアホール列を設けて、この特定の回路素子を他の回路素子あるいは回路からマイクロ波的にアイソレーションすることもできる。

第2図はこの発明の高周波集積回路の他の実施例で、第1図の実施例と異なる点はバイアホール列の代りに増幅器2、3間にバイアホール壁6を設け、該バイアホール壁6の下端を基板1の裏面に設けられた共通電極7に接続したものである。バイアホール壁6はマイクロ波的に接地導体壁として作用し、第1図の実施例と同様に増幅器2と3とをマイクロ波的にアイソレーションすることができる。

第2図の実施例で、バイアホール壁により基板1上の特定の回路素子のみを、その結線部分を除いて囲むように設けてもよい。このようにすると、上記特定の回路素子を他の回路素子あるいは回路から効果的にアイソレーションすることができる。

上記の各実施例で、高周波回路素子としては、増幅器2、3の他に発振回路その他任意の回路素

子を使用することができ、また、基板1としてGaAsのような半導体基板を使用したか、アルミナやサファイア等の誘電体基板を用いてもよい。

〔発明の効果〕

以上のように、この発明によれば、表面に高周波回路素子が形成された基板中に高周波的に接地されたバイアホール列あるいはバイアホール壁を設けたので、高周波回路素子相互間、あるいは所要の高周波回路素子のみを他の高周波回路素子あるいは回路から高周波的にアイソレーションすることができるから、例えば上記高周波回路素子が相互に干渉しあって、高周波集積回路全体が設計値と異なる特性で動作したり、不所望な発振を起こしたりするのを効果的に防止される。

4. 図面の簡単な説明

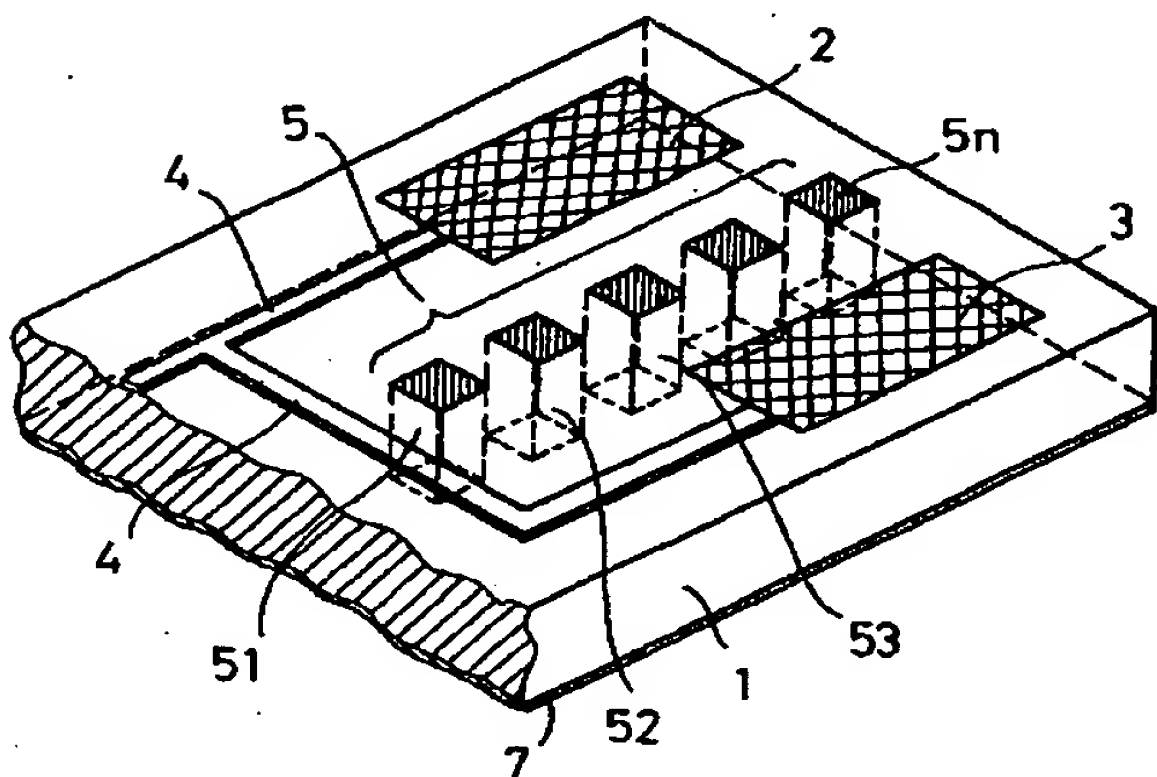
第1図はこの発明の高周波集積回路の第1の実施例の主要部の構成を説明する斜視図、第2図はこの発明の高周波集積回路の第2の実施例の主要部の構成を説明する斜視図、第3図は従来の高周波集積回路の一例の主要部の構成を説明する斜視

図である。

1……基板、2、3……高周波回路素子、4……配線部、5……バイアホール列、51、52……5n……バイアホール、6……バイアホール壁、7……共通電極。

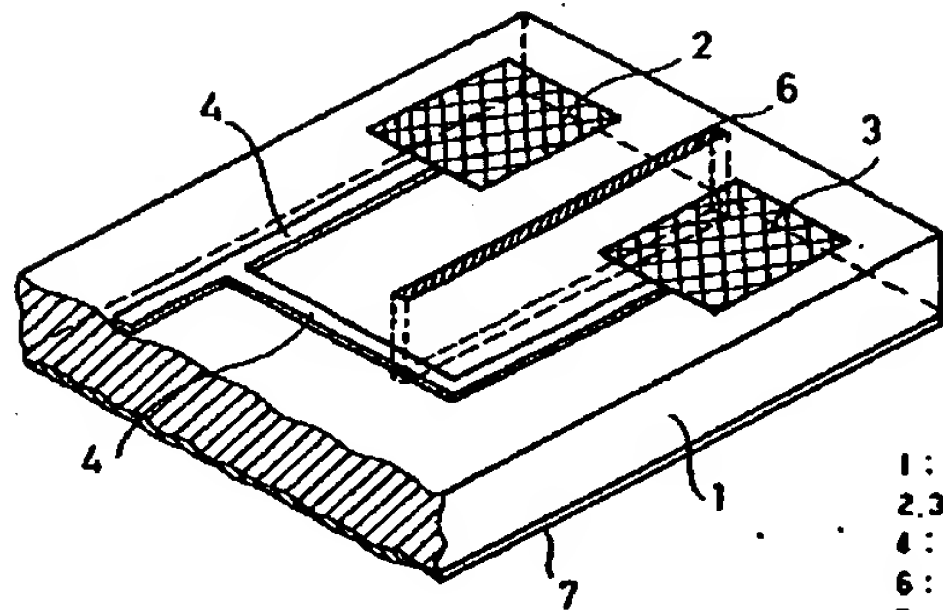
代理人 大岩増雄

第1図



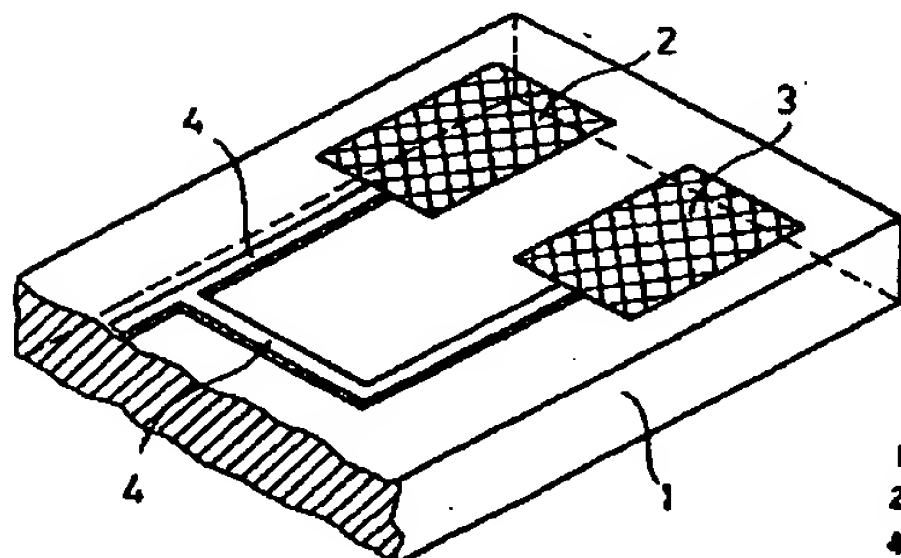
- 1: 基板
- 2, 3: 増幅器
- 4: 配線部
- 5: バイアホール列
- 51, 52...5n: バイアホール
- 7: 共通電極

第2図



- 1: 基板
- 2, 3: 増幅器
- 4: 配線部
- 6: バイアホール壁
- 7: 共通電極

第3図



- 1: 基板
- 2, 3: 増幅器
- 4: 配線部